

PAT-NO: JP362114249A
DOCUMENT-IDENTIFIER: JP 62114249 A
TITLE: MANUFACTURE OF PRINTED CIRCUIT BOARD
PUBN-DATE: May 26, 1987

INVENTOR-INFORMATION:

NAME

HIGUCHI, TORU

YAMAGUCHI, TOSHIYUKI

MUKAI, KAORU

KANO, TAKESHI

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRIC WORKS LTD

COUNTRY

N/A

APPL-NO: JP60255321

APPL-DATE: November 14, 1985

INT-CL (IPC): H01L023/12, H05K003/22

US-CL-CURRENT: 438/678, 438/FOR.390

ABSTRACT:

PURPOSE: To eliminate the damage of a semiconductor chip due to a static electricity charged on an operator to be fed via leads to the chip by mechanically removing a portion crossing the profile finishing line of plated leads prior to the profile finishing.

CONSTITUTION: A portion 3a crossing the profile finishing lead L of plated leads 3 continued to a through hole land formed simultaneously on a circuit pattern is mechanically removed by cutting before the profile finishing in profile finishing step. Thereafter, a printed circuit board 2 plated at

through holes is obtained by cutting it by pressing along the lead L.
A
mounting recess 4 of a semiconductor chip is formed by mechanical
cutting such
as milling on the board 2 to form a semiconductor chip carrier A, a
die 5 is
bonded to the mounting recess 4 to place a semiconductor chip 6, and
electrically connected with a circuit pattern 6 by a wire 7 bonding.

COPYRIGHT: (C)1987,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-114249

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)5月26日

H 01 L 23/12
H 05 K 3/22

7738-5F
6736-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 プリント配線板の製造方法

⑯ 特 願 昭60-255321

⑰ 出 願 昭60(1985)11月14日

⑱ 発 明 者	樋 口 徹	門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	山 口 敏 行	門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	向 井 薫	門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	加 納 武 司	門真市大字門真1048番地	松下電工株式会社内
⑲ 出 願 人	松下電工株式会社	門真市大字門真1048番地	
⑳ 代 理 人	弁理士 石田 長七		

明 細 書

1. 発明の名称

プリント配線板の製造方法

2. 特許請求の範囲

(1) 金属箔被覆層板からスルーホールめっきプリント配線板を製造する方法であって、外形仕上げに先立って、めっきリード線の外形仕上げ線と交差する部分を機械的に除去することを特徴とするプリント配線板の製造方法。

3. 発明の詳細な説明

〔技術分野〕

本発明はピングリッドアレイ(PGA)とかリードレスチップキャリア(LCC)等の半導体チップキャリア用のプリント配線板の製造方法に関する。

〔背景技術〕

従来より、スルーホールめっきプリント配線板をチップキャリアとして半導体チップが実装されているが、プリント配線板の端面にスルーホールめっき用のめっきリード線の切断面が露出してお

り、取り扱いの際に、取り扱い者に帯電している静電気がこの露出しているめっきリード線を通じて半導体チップに通電して破壊させてしまうという問題があった。

〔発明の目的〕

本発明は上記事情に鑑みてなされたものであり、その目的とするところは、製品端部にめっきリード線の端部が露出することがなく、実装した半導体チップが取り扱い者の静電気により破壊することがないプリント配線板を製造することにある。

〔発明の開示〕

本発明のプリント配線板の製造方法は、金属箔被覆層板1からスルーホールめっきプリント配線板2を製造する方法であって、外形仕上げに先立って、めっきリード線3の外形仕上げ線と交差する部分3aを機械的に除去することを特徴とするものであり、この構成により上記目的を達成できたものである。即ち、外形仕上げに先立って、めっきリード線3の外形仕上げ線と交差する部分3aを機械的に除去するので、得られたプリン

ト配線板2の端面にはめっきリード線3の端部が露出することがないものである。

以下、本発明を添付の図面を参照して詳細に説明する。本発明においては、金属箔張積層板1からスルーホールめっきプリント配線板2の製造は周知の工程が採用される。たとえば、銅張積層板に順次、穴明け、無電解めっき、パターン形成、パターンめっき、レジストめっき、レジスト除去、エッチング、外形仕上げ、シンボルマーク印刷といった工程でスルーホールめっきプリント配線板2は製造される。金属箔張積層板1は、金属基板の上に樹脂含浸基材、金属箔を配置し、このものを一組みとして成形プレートを介して複数組み熱盤間に配置し、例えば、250℃以上、20～150kg/cm²、40～100分で加熱加圧して積層一体化させて得られる。金属基板の代わりに樹脂基板あるいはチップ実装箇所だけが金属である樹脂基板などを使用してもよい。本発明にあつては、従来周知の工程の内、外形仕上げ工程において、外形加工する前に、回路パターンと同時に形成されスルーホ

ール部ランドと連続しているめっきリード線3の外形仕上げ線Lと交差する部分3aを、第2図に示すように切削加工などにより、機械的に除去しておく。この機械的除去は断面U字状、又は第4図に示すようにV字状などいずれの形状であってもよく、一定幅を有するように除去すればよい。この後、外形仕上げ線Lに沿ってプレスして切削加工し、スルーホールめっきプリント配線板2を得る。このプリント配線板2の表面にミリング加工などの機械的切削加工によって半導体チップの突装用凹部4を設けて半導体チップキャリアAを形成する。このようにして形成した半導体チップキャリアAには、第6図に示すように突装用凹部4にダイス5ボンディングして半導体チップ8を搭載し、ワイヤ7ボンディングにより回路パターン8と電気的に接続し、エポキシ樹脂などの封止用樹脂により樹脂封止し、スルーホール9に端子ピンを保持させることによりピングリッドアレイとして、又、スルーホール9を接続孔として機能させることによりリードレスチップキャリアとし

て使用できるものである。又、必要によりセラミック製などのカバーにより半導体チップキャリアAを気密封止して実用に供する。

[発明の効果]

本発明は金属箔張積層板からスルーホールめっきプリント配線板を製造する方法であつて、外形仕上げに先立って、めっきリード線の外形仕上げ線と交差する部分を機械的に除去するので、得られたプリント配線板の端面にはめっきリード線の端部が露出することがなく、従つて、半導体チップを実装した場合にも、取り扱い者に帯電している静電気がめっきリード線より半導体チップに通電して破壊させるようなことがないものである。

4. 図面の簡単な説明

第1図(a)(b)及び第2図(a)(b)はそれぞれ本発明の一実施例の工程を示す断面図及び平面図、第3図(a)(b)は同上により得たプリント配線板を示す断面図及び平面図、第4図は本発明の他の実施例の工程を示す断面図、第5図は同上により得たプリント配線板を示す断面図、第6図は第3図に

示すプリント配線板から形成した半導体チップキャリアを示す断面図であつて、Aは半導体チップキャリア、Lは外形仕上げ線、1は金属箔張積層板、2はプリント配線板、3はめっきリード線、3aは外形仕上げ線と交差する部分である。

代理人 弁理士 石 田 長 七

BEST AVAILABLE COPY

